

Veranstaltungsinformationen

Anmeldung unter:
www.ClusterLe.de/veranstaltungen

Anmeldeschluss:
20. September 2022

Teilnahmegebühr:

- € 580,-* für Firmen
- € 445,-* für Universitäten u. Institute
- € 165,-* für Studenten/Doktoranden
(Kopie des Studentenausweises erforderlich)
(optional Abendessen für Studenten: € 40,-* extra)
(begrenzte Anzahl Studenten-/Doktorandenplätze)
* zzgl. MwSt.

- Die Teilnahmegebühr beinhaltet das Mittagessen, Abendessen (für Studenten/Doktoranden nicht inkl.), Kaffeepausen und die Schulungsunterlagen auf dem USB-Stick und als Download-Link. Gedruckte Schulungsunterlagen können zum Preis von 50,- € bestellt werden.
- Teilnehmern von ECPE Mitgliedsfirmen wird ein Rabatt von 25% gewährt.
- Mit Erhalt der Anmeldebestätigung sind Sie für die Veranstaltung registriert und erhalten die Rechnung per E-Mail zugesandt.
- Weitere Informationen (z.B. Hotelvorschläge) werden mit der Anmeldebestätigung geschickt und sind unter www.ClusterLE.de zu finden.
- Der Rücktritt ist bis zwei Wochen vor Veranstaltungsbeginn kostenfrei möglich. Erfolgt der Rücktritt später, bleibt die Verpflichtung zur Zahlung von 50 % der Teilnahmegebühr. Es kann jedoch ein Ersatzteilnehmer gestellt werden.
- Die Teilnehmerzahl ist auf 35 begrenzt.

Allgemeine Hinweise

Veranstalter Cluster Leistungselektronik im
ECPE e.V.
90443 Nürnberg
www.ClusterLE.de

Schulungsleiter Prof. Dr. Eckart Hoene
Fraunhofer IZM

Organisation Krista Schmidt, ECPE e.V.
0911 / 81 02 88 - 16
krista.schmidt@ecpe.org

Veranstaltungsort mk | hotel rüsselsheim
Mainstraße 4 - 6
65428 Rüsselsheim am Main
<https://www.mkhotels.de/de/ruesselsheim/>

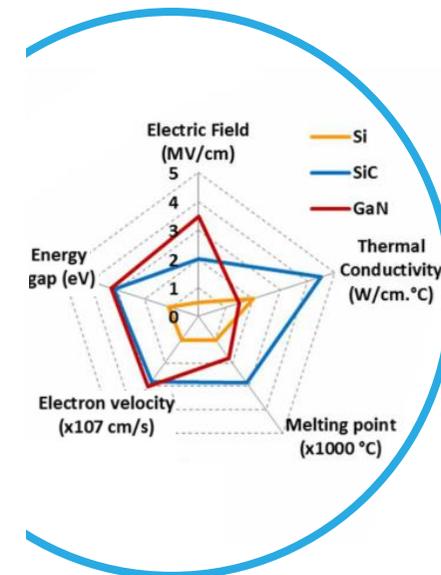


Cluster
Leistungselektronik



Cluster-Schulung

Anwendertraining zur Wide-Bandgap Systemintegration



26. – 27. Sept. 2022
mk | Hotel
Rüsselsheim a. Main

Quelle: YOLE Développement

Cluster-Schulung

Anwendertraining zur Wide-Bandgap Systemintegration

26. - 27. September 2022
Rüsselsheim am Main

Wide-Bandgap (WBG) Halbleiterbauelemente auf Basis von SiC und GaN haben großes Potenzial, die Leistungsdichte und Effizienz leistungselektronischer Systeme zu steigern. Wesentliche Herausforderungen liegen dabei in der Beherrschung des schnellen Schaltens und der hohen Leistungsdichte auf Systemebene. Da viele Leistungselektronikentwickler noch nicht über das erforderliche Know-how verfügen, wurde im Rahmen der Cluster Internationalisierung ein spezielles Anwendertraining konzipiert.

Die 2-tägige Schulung behandelt alle Aspekte der WBG-Systemintegration - von der Auswahl der SiC bzw. GaN-Leistungshalbleiterbauelemente über das Design von WBG-Leistungselektronik bis zu den Herausforderungen durch das schnelle Schalten (parasitäre Effekte, EMV, Filter) und die hohe Leistungsdichte bei hochintegrierten Systemen.

Ein weiteres wichtiges Thema für den Anwender ist das Testen: einerseits der elektrische Test der neuen Leistungshalbleiterbauelemente und andererseits die erweiterten Zuverlässigkeitstests der Leistungsmodule und Systeme.

Zielgruppe

Die Schulung wendet sich insbesondere an Ingenieure und Techniker, die sich mit den Besonderheiten der schnell schaltenden Bauelemente aus SiC und GaN und deren effiziente Integration in das Gesamtsystem beschäftigen. Praktische Hinweise für den Anwender stehen im Mittelpunkt der Schulung.

Referenten

Prof. Dr.-Ing. Eckart Hoene, Fraunhofer IZM, Berlin
Prof. Dr.-Ing. Nando Kaminski, Universität Bremen
Dipl.-Ing. Andreas Schletz, Fraunhofer IISB, Erlangen
Prof. Dr.-Ing. Alexander Stadler, Hochschule Coburg

Programm

Montag, 26. September 2022

- 8:45 Registrierung, Ausgabe der Unterlagen**
- 9:15 Begrüßung und Vorstellungsrunde**
M. Sc. P. Rechberger, ECPE e.V.
Cluster-Leistungselektronik
- 9:30 Einleitung und Motivation der WBG-Leistungselektronik**
- Vorteile, Chancen & Herausforderungen
- Zielsysteme und Leistungsklassen
- Trends in der WBG-Leistungselektronik
Prof. Dr.-Ing. E. Hoene

10:30 Kaffeepause

- 10:50 Wide-Bandgap Leistungshalbleiter**
- Materialeigenschaften und deren Konsequenzen
- SiC-Schalter
- SiC-Dioden
- GaN-Bauelemente
Prof. Dr.-Ing. N. Kaminski

12:45 Mittagessen

- 13:45 Design von WBG-Leistungselektronik**
- Welche Topologien sind geeignet?
- Herausforderungen
- Designregeln für niederinduktive Aufbauten (inkl. Partitionierung)
Prof. Dr.-Ing. E. Hoene

15:00 Kaffeepause

- 15:20 Integration von schnell schaltenden Leistungshalbleitern: The Era of Designing Parasitics**
- Parasitäre Effekte
- Module mit geringer Induktivität
Prof. Dr.-Ing. E. Hoene
- 16:15 Ansteuer- und Schutzschaltungen (Treiber) für WBG-Schalter**
Prof. Dr.-Ing. E. Hoene
- 16:45 Testen von WBG-Bauelementen I (Fokus: Chip)**
- Generelle Überlegungen: Unterschiede zu Silizium
- Robustheit und Zuverlässigkeit
- Blockieren, MOS-System, im Betrieb
Prof. Dr.-Ing. N. Kaminski

17:30 Ende 1. Tag

19:00 Abendessen

Programm

Dienstag, 27. September 2022

- 9:00 State of the Art Packaging**
- Herausforderungen für hoch-integrierte Module
- SiC diskrete Bauelemente
- SiC Leistungsmodule
- GaN diskrete Bauelemente
Dipl.-Ing. A. Schletz

10:15 Kaffeepause

- 10:45 Anforderungen an die induktiven Komponenten**
- Hohes di/dt (Kern- und Wicklungsverluste)
- Vergleich verschiedener Wickelarten
- Hohe Betriebstemperaturen (Kühlung)
- HF Ersatzschaltbilder
- Hohes du/dt (Wicklungskapazitäten)
- Höhere Resonanzen im Wickelaufbau
Prof. Dr.-Ing. A. Stadler

12:30 Mittagessen

- 13:30 Herausforderungen durch hohe Leistungsdichte (hohe Temperaturen) bei integrierten Systemen**
- Leistungshalbleiter
- Passive Komponenten: Zwischenkreis-kondensator
- Elektrische Isolation
- Die Attach
Dipl.-Ing. A. Schletz

- 14:30 Testen von WBG-Bauelementen II (Fokus: Aufbau- & Verbindungstechnik)**
- Failure Mechanisms
- Test Strategien
- Power Cycling, weitere Zuverlässigkeitstests
- Interpretation der Testergebnisse
Dipl.-Ing. A. Schletz

15:30 Abschlussdiskussion

16:00 Schulungsende