

Schlussbericht

der BMBF-Fördermaßnahme
„Internationalisierung von Spitzenclustern, Zukunftsprojekten und
vergleichbaren Netzwerken“

Zuwendungsempfänger: ECPE European Center for Power Electronics e.V.	Förderkennzeichen: 03INT501AA
Vorhabensbezeichnung: “Cluster Leistungselektronik: High Temperature Materials and Reliability Testing for WBG Power Electronics (IsoGap) – Teilvorhaben A“	
Laufzeit des Vorhabens: 01.08.2018 bis 31.10.2021	



Die Verantwortung für den Inhalt dieser
Veröffentlichung liegt beim Autor



Clusterorganisation:

Cluster Leistungselektronik im ECPE e.V.

Landgrabenstrasse 94, 90443 Nürnberg

- Prof. Dr. Leo Lorenz, Clustersprecher und Vorstandsvorsitzender des ECPE e.V.
- Dipl.-Phys. Thomas Harder, Clustergeschäftsführer und Geschäftsstellenleiter ECPE e.V.

Kontakt: M.Sc. Peter Rechberger
ECPE European Center for Power Electronics e.V.
Landgrabenstrasse 94, 90443 Nürnberg
Tel. 0911 / 8102 88-12, Fax 0911 / 8102 8828
Email: peter.rechberger@ecpe.org
Web: www.ClusterLE.de und www.ecpe.org



Nürnberg, 29.04.2022

Peter Rechberger, Projektleiter

Inhaltsverzeichnis

Abbildungsverzeichnis.....	4
1. Kurzbericht	5
1.1. Einleitung Cluster Internationalisierung.....	5
1.2. Aufgabenstellung.....	5
1.3. Ablauf des Vorhabens	5
1.4. Wesentliche Ergebnisse.....	6
1.5. Zusammenarbeit mit anderen Stellen.....	7
2. Eingehende Darstellung	8
2.1 Einfluss der Corona Pandemie	8
2.2 Durchgeführte Arbeiten	8
2.2.1 Koordination der deutsch-japanischen Kooperation	8
2.2.2 Technischer Austausch	11
2.3 Wichtigste Positionen des zahlenmäßigen Nachweises.....	12
2.4 Notwendigkeit und Angemessenheit der geleisteten Arbeit.....	12
2.6 Während der Durchführung des Vorhabens dem ZE bekannt gewordener Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen.....	12
2.6 Erfolgte oder geplante Veröffentlichungen des Ergebnisses.....	12
Anhänge.....	13
Anhang 1 – ISAPP Symposium, Oktober 2019, Osaka	14

Abbildungsverzeichnis

Abbildung 1 - Projektkonsortien in Deutschland und Japan	5
Abbildung 2 - ISAPP Symposium, Ausstellung und Empfang, Oktober 2019, Osaka.....	6
Abbildung 3 - Japanisch-Deutsches Buchprojekt von Prof. Suganuma	8
Abbildung 4 - Projekttreffen und Workshop, November 2018, Osaka	9
Abbildung 5 - Networking auf der PCIM Messe in Nürnberg, Mai 2019.....	10
Abbildung 6 - IsoGap Konsortium beim ISAPP2019 in Osaka.....	10
Abbildung 7 - Vorträge und Moderation der IsoGap Partner beim ISAPP2019	11
Abbildung 8 - WBG Roadmap, Research Needs for SiC and GaN, 2020	11

1. Kurzbericht

1.1. Einleitung Cluster Internationalisierung

Im Zuge der Cluster Internationalisierung (Konzeptionsphase 2016 & 2017) wurden gemeinsam mit dem Kooperationspartner Universität Osaka die Technologieanforderungen für die neue Generation an Wide Band Gap (WBG) Leistungshalbleitern diskutiert. Die Verwendung von Materialien für hohe Temperaturen (bis 300°C) sowie zuverlässige Testverfahren wurden als gemeinsames Forschungsvorhaben festgesetzt, das in Teilprojekten in Deutschland und Japan durchgeführt wurde (Umsetzungsphase 2018-2021).



Abbildung 1 - Projektkonsortien in Deutschland und Japan

1.2. Aufgabenstellung

WBG Leistungshalbleiter ermöglichen durch hohe Schaltfrequenzen Module mit großer Leistungsdichte und geringer Baugröße. Dabei müssen auch die Materialien der Aufbau- und Verbindungstechnik geeignet sein, um mit im Vergleich zur Silizium-Technologie höheren Temperaturen und dünneren Schichtdicken standhalten zu können. Das IsoGap Projekt verfolgte die Entwicklung hochtemperaturbeständiger Beschichtungssysteme für niederinduktive und hochintegrierte WBG Leistungshalbleitermodule.

Hierfür wurden neuartige Isolationsmaterialien aus der Gruppe der Parylene (Polymer) eingesetzt. Die verwendeten Materialien besitzen eine hohe Temperaturstabilität, um Halbleitertemperaturen T_j von 300 °C zu ermöglichen. Die Isolationseigenschaften inklusive des Teilentladungsverhaltens müssen auch bei sehr hohen Schaltflanken (dU/dt) und Temperaturen gegeben sein. Aufgrund der äußerst kompakten Bauweise hochintegrierter Module muss das Material eine sehr gute Spaltgängigkeit aufweisen, um auch Spalte mit Höhen $< 100 \mu\text{m}$ defekt-frei zu benetzen und zu füllen. Die Benetzung und damit die zuverlässige Haftung des Isolationsmaterials wird durch optimierte chemische Reinigungs- und Oberflächenaktivierungsprozesse für 3D-Aufbauten verbessert.

Neben der Verwendung eines geeigneten Isolationsmaterials im Zusammenspiel mit entsprechendem Beschichtungsverfahren, wurden neue Prüfverfahren konzipiert sowie bestehende Verfahren zum realitätsnahen Testen der Zuverlässigkeit der Isolationssysteme der WBG-Aufbauten weiterentwickelt.

1.3. Ablauf des Vorhabens

Durch die gründliche Vorbereitung in der Konzeptionsphase der Cluster Internationalisierung konnte das Projekt mit dem Kick-off am 1. August 2018 zügig Fahrt aufnehmen. Zuerst wurden zahlreiche Tests

(mechanisch, elektrisch, chemisch) durchgeführt, um die Eignung der Parylenebeschichtung in unterschiedlichen Einsatzmöglichkeiten in der Leistungselektronik zu untersuchen. Da das Parylen auf verschiedenen Substraten haften muss, wurden unterschiedliche Parylen-Arten, Reinigungsschritte und Vorbehandlungen des Substrats, sowie unterschiedliche Schichtdicken des Parylens untersucht. Daraus ergab sich eine sehr umfangreiche Matrix an Prüfkörpern und entsprechenden Tests, um eine belastbare statistische Auswertung und praxisrelevante Ergebnisse für die Industrie sicherzustellen. Die Prozesskette (Prüfkörper-Design, Herstellung, Reinigung, Beschichtung, Tests) mit den entsprechenden Durchlauf- und Versandzeiten stellt die Partner dabei auch vor eine logistische Herausforderung.

Die Erkenntnisse aus den Tests mit Prüfkörpern flossen in den Aufbau von doppelseitigen Powermodulen (vom Fraunhofer IISB entwickeltes Ultimo-Design), die gereinigt, beschichtet und ausgiebig (bis zum Ausfall) getestet wurden. Eine wirtschaftliche Bewertung der Resultate bildete den Abschluss des Projekts.

Mit den japanischen Partnern wurde auf mehreren Ebenen kooperiert – neben dem Informationsaustausch im Zuge internationaler Treffen wurden Wissenschaftler ausgetauscht (Fraunhofer IISB & Universität Osaka) und die Silbersinterpaste der japanischen Partner (Senju Metals) verarbeitet und getestet. Mit Parylene beschichtete Prüfkörper wurden in Japan von Nippon Shokubai gemeldet und untersucht.

Der Höhepunkt der internationalen Kooperation war das „International Symposium on Advanced Power Packaging“ (ISAPP2019) im Oktober 2019 in Osaka. Die deutschen IsoGap Partner waren sowohl an der Konzeption (International Advisory Board) sowie der Umsetzung - mit vier Vorträgen, Session-Moderationen, sowie mehreren Postern - beteiligt.

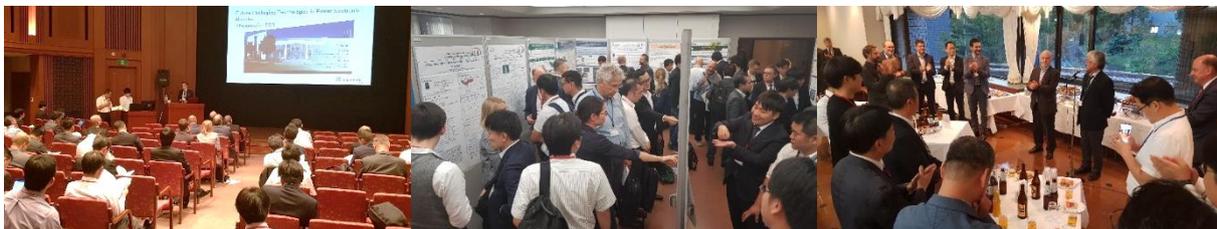


Abbildung 2 - ISAPP Symposium, Ausstellung und Empfang, Oktober 2019, Osaka

Die Corona-Pandemie führte zu diversen Beschränkungen und der Verlangsamung der Arbeiten in den Laboren, sowie Unterbrechung von Lieferketten bzw. Technik-Service, wodurch die Projektlaufzeit um 3 Monate bis Ende Oktober 2021 verlängert wurde. Der Austausch mit den japanischen Partnern in der 2. Projekthälfte war leider auch beschränkt, da online-Treffen und Emails den persönlichen Kontakt nicht gänzlich ersetzen können.

1.4. Wesentliche Ergebnisse

IsoGap konnte die Einsatzmöglichkeit von Parylene als Isolationsmaterial für die Leistungselektronik prinzipiell bestätigen. Aufgrund der noch hohen Kosten und physikalischer Limitierungen (so ist z.B. die Durchschlagsfestigkeit bei sehr dünnen Schichten nicht gegeben) ergeben sich vorerst spezielle Anwendungsbereiche wie z.B. in der Luftfahrt. Die Partner konnten zudem wichtige Erkenntnisse und Verbesserungsmöglichkeiten entlang der Prozesskette gewinnen. So hat sich der Ioddampftest als schnelle Qualitätsbeurteilung eines Isolationssystems bewiesen. Das Thema Korrosion wurde als neuer

Schwerpunkt im Cluster Leistungselektronik gesetzt, wobei alle Cluster Akteure von der Expertise der Projektpartner in neuen Veranstaltungen profitieren können (zB. Korrosionstag beim Fraunhofer IISB, Cluster Schulung „Ausfallmechanismen“).

1.5. Zusammenarbeit mit anderen Stellen

Die Cluster-Internationalisierung hätte ohne die Zusammenarbeit mit unseren japanischen Kooperationspartnern nicht stattfinden können. Die gemeinsame Forschung und die Deutsch-Japanische Kooperation wird über das Projektende hinaus fortgeführt. Mitarbeiter Austausch und Reisestipendien wurden bereits gesichert (sobald sich die Corona-Lage wieder beruhigt hat). Der regelmäßige Austausch zu allen leistungselektronischen Themen (mit Schwerpunkt Roadmapping) wird ebenfalls weiterverfolgt.

Der Cluster Leistungselektronik möchte sich für die Unterstützung der deutschen Behörden und des Projektträger bedanken, die die zuständigen japanischen Stellen von der Cluster Internationalisierung und der notwendigen Unterstützung auf japanischer Seite (Förderung der japanischen Teilprojekte) informiert und überzeugt haben.

- Bundesministeriums für Bildung und Forschung
- Deutsche Botschaft Tokyo
- Deutsches Wissenschafts- und Innovationshaus Tokyo (DWIH Tokyo)
- Bayerische Vertretung in Japan
- Forschungszentrum Jülich GmbH
- Deutscher Akademischer Austauschdienst

2. Eingehende Darstellung

2.1 Einfluss der Corona Pandemie

Die zweite Projekthälfte wurde teilweise von der Corona Pandemie beeinträchtigt. Während die Kommunikation im Konsortium durch vermehrte online Treffen aufrecht gehalten wurde, konnten die regelmäßigen persönlichen Treffen mit den japanischen Partnern nicht vollständig kompensiert werden. Natürlich wurde auch hier auf online Treffen und Emails zurückgegriffen, der Austausch blieb jedoch meist auf die wichtigsten projektbezogenen Themen reduziert. Das Thema Roadmapping und andere, allgemeinere Themen konnten nicht eingehend diskutiert werden. Durchgehend strikte Quarantäneregelungen in Japan machten auch einen Besuch außerhalb der 'Coronawellen' unmöglich.

Weitere Verzögerungen ergaben sich bei nahezu allen Projektpartnern aufgrund von Zugangsbeschränkungen (speziell zu Laboren), die zu einem Großteil aber durch starken persönlichen Einsatz (z.B. Arbeit im improvisierten Heim-Labor) ausgeglichen werden konnte. Mit monatlichen online Treffen wurde zudem optimaler Informationsfluss sichergestellt. Lieferengpässe und Service-Einschränkungen (z.B. durch Reisebeschränkungen für Dienstleister aus dem Ausland) konnten innerhalb der geplanten Projektzeit jedoch nicht kompensiert werden, wodurch eine 3-monatige Verlängerung der Projektlaufzeit 2021 beantragt und genehmigt wurde. 5 der 7 Projektpartner nahmen diese Verlängerung in Anspruch.

2.2 Durchgeführte Arbeiten

Die Hauptaufgabe des Clusters Leistungselektronik bestand in der Koordination der internationalen Zusammenarbeit und dem technischen Austausch mit den japanischen Partnern im Zuge der Fortführung der WBG Roadmap, die in der Konzeptionsphase begonnen wurde. Zudem wurde der Informationsfluss zu den Cluster Akteuren außerhalb des Konsortiums (Roadmapping, Kooperation beim Thema Standardisierung im ISO TC206) als auch der Austausch mit dem 2. Deutsch-Japanischen Projekt der Umsetzungsphase (SiC-DCBreaker) sichergestellt. Für das Buchprojekt „Wide Bandgap Power Semiconductor Packaging“ von Prof. Suganuma konnten einige deutsche Experten aus dem Cluster Netzwerk gewonnen werden.

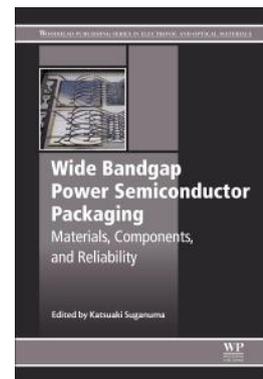


Abbildung 3 - Japanisch-Deutsches Buchprojekt von Prof. Suganuma

2.2.1 Koordination der deutsch-japanischen Kooperation

Vertrauen und Verlässlichkeit werden in der japanischen Arbeitswelt besonders geschätzt. Durch die enge Zusammenarbeit des Clusters mit der Universität Osaka seit 2015 konnte das aufgebaute Vertrauen direkt zum Start des IsoGap Projektes auf das ganze deutsche Konsortium übertragen und weiter gefestigt werden.

Die internationalen Treffen wurden auch dazu genutzt, die Cluster Akteure und ECPE Mitglieder als auch die Firmen des japanischen Konsortiums im Zuge von Veranstaltungen zu vernetzen und den Wissensaustausch über das Projekt hinaus anzukurbeln. Zestron, das als einziges Unternehmen schon in Japan vertreten ist, konnte die Präsenz am Markt vergrößern und auch bei den Prozessabläufen (z.B. Reinigung von deutschen Proben direkt in Japan) behilflich sein.

Der Austausch von Wissenschaftlern erfolgt zwischen der Universität Osaka und dem Fraunhofer IISB für jeweils einige Wochen (Doktorand bzw. Post-Doc) – zum Glück noch vor Ausbruch der Corona-Pandemie.

Internationales Projekttreffen und Workshop 12. Oktober/30. November 2018, Osaka

Beim ersten internationalen Projekttreffen im Oktober 2018 wurden in Osaka noch einmal die Ergebnisse der Konzeptionsphase und der Ablauf in der Umsetzungsphase besprochen. Die WBG Roadmap wurde gesondert im Zuge eines größeren Workshops (ca. 50 Teilnehmer) im November 2018 vorgestellt.



Abbildung 4 - Projekttreffen und Workshop, November 2018, Osaka

Internationales Projekttreffen und Messe PCIM, Mai 2019, Nürnberg

Die Leistungselektronik-Leitmesse PCIM wurde im Mai 2019 als Aufhänger für das nächste Projekttreffen genutzt. Die japanischen Kooperationspartner konnten dabei das gesamte ECPE-Netzwerk besser kennen lernen und beim anschließenden Projekttreffen die nächsten Schritte im Projekt, sowie die Vorbereitungen auf ein gemeinschaftliches Symposium in Osaka besprechen (siehe nächster Punkt).



Abbildung 5 - Networking auf der PCIM Messe in Nürnberg, Mai 2019

Internationales Symposium ISAPP und Projekttreffen 7.-9. Oktober 2019, Osaka

Das bislang letzte persönliche Treffen mit den japanischen Partnern wurde im Zuge des ISAPP (International Symposium on Advanced Power Packaging) im Oktober 2019 in Osaka organisiert (siehe Anhang 1 – ISAPP Symposium, Oktober 2019, Osaka). Das IsoGap Konsortium war sowohl an der Konzeption der Veranstaltung (International Advisory Board) sowie der Umsetzung - mit 4 Vorträgen, Session-Moderationen, sowie mehreren Postern - beteiligt. Siehe Abbildungen 6/7 und Programm (im Anhang, Beiträge der deutschen Partner sind gelb hervorgehoben).



Abbildung 6 - IsoGap Konsortium beim ISAPP2019 in Osaka

Die Veranstaltung wurde von ca. 150 internationalen Leistungselektronik-Experten besucht – u.a. auch von einigen ECPE Mitgliedern.



Abbildung 7 - Vorträge und Moderation der IsoGap Partner beim ISAPP2019

Ein weiteres internationales Treffen im März 2020 in Berlin musste kurzfristig auf Grund der Corona Krise abgesagt werden. Weitere Abstimmungen erfolgten telefonisch bzw. per email.

2.2.2 Technischer Austausch

Der Cluster lieferte Input zum technischen Austausch (Applikation der Hochtemperaturmaterialien) und stellte den Informationsfluss im Cluster/ECPE Netzwerk sicher.

Die Diskussion über die Zukunft der Leistungselektronik wurde in der Konzeptionsphase begonnen und in der Umsetzungsphase in den Forschungsprojekten SiC-DCBreaker und IsoGap fortgeführt – ein wichtiger Wegweiser für zukünftige Forschungs- und Entwicklungsvorhaben und ein genereller Mehrwert für Cluster Akteure außerhalb des Konsortiums.

Nach der zuerst identifizierten „Leitapplikationen für SiC und GaN“ wurde als nächster Schritt der Forschungsbedarf der nächsten Jahre („WBG Roadmap – Research Needs for SiC and GaN“, siehe

Abbildung 8) diskutiert, um die Vision bis 2035 auch technologisch verwirklichen zu können. Hierzu wurden bayerische, deutsche und europäische Experten befragt und deren Ergebnisse schließlich mit den japanischen Partnern diskutiert.



Abbildung 8 - WBG Roadmap, Research Needs for SiC and GaN, 2020

Um den spezifischen Bedürfnissen der jeweiligen Applikationen Rechnung zu tragen, wurden zunächst der Forschungsbedarf im Bereich Automotive (Traktion bzw. DC/DC Konverter und On-Board Charger) erhoben. Dabei wurden auch auf die speziellen Material-Anforderungen der Aufbau- und Verbindungstechnik eingegangen. Die Roadmaps stehen dem gesamten Cluster- und ECPE-Netzwerk zur Verfügung.

2.3 Wichtigste Positionen des zahlenmäßigen Nachweises

Zu den wesentlichen Kostenfaktoren zählen die Personalkosten zur Bearbeitung des Projektes und die Koordination der internationalen Kooperation. Aufgrund der Corona-Pandemie konnten einige geplante Reisen nach Japan nicht stattfinden. Die nicht abgerufenen Mittel wurden zu den Personalkosten übertragen, auch um den Pandemie-bedingten koordinativen Mehraufwand auszugleichen.

2.4 Notwendigkeit und Angemessenheit der geleisteten Arbeit

Die geleistete Arbeit entspricht dem begutachteten und bewilligten Antrag und war daher für die Durchführung des Vorhabens notwendig und angemessen.

2.5 Voraussichtlicher Nutzen, insbesondere Verwertbarkeit des Ergebnisses im Sinne des fortgeschriebenen Verwertungsplans

Die Kooperation mit der Universität Osaka und dem neu gegründeten F3D Laboratory von Prof. Suganuma wird über das Projektende hinaus fortgeführt. Das nächste Treffen zur Diskussion der konkreten nächsten Schritte ist Corona-bedingt leider immer nicht absehbar. Die gemeinsame Forschung und der wechselseitige Austausch von Forschern (Fraunhofer IISB und Universität Bremen von deutscher Seite bzw. Universität Osaka auf japanischer Seite) ist auch zukünftig vorgesehen. Die Universität Bremen konnte dafür bereits eine Förderung für Reisekosten nach Japan fixieren (aber Corona-bedingt leider noch nicht davon profitieren).

Die WBG Roadmap soll um die Forschungsbedürfnisse im Bereich Erneuerbare Energie erweitert und wieder mit europäischen Experten bzw. den japanischen Partnern diskutiert werden.

2.6 Während der Durchführung des Vorhabens dem ZE bekannt gewordener Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen

Ein großes europäisches Forschungsprojekt (Intelligent Reliability 4.0) wurde im Mai 2020 im Ecsel Programm gestartet. Im WP3 sollen dabei u.a. Parylene als Isolationsmaterial zum Einsatz kommen. Die Universität Bremen sowie das Fraunhofer IISB sind als Projektpartner involviert. www.irel40.eu

2.6 Erfolgte oder geplante Veröffentlichungen des Ergebnisses

Der Schlussbericht wird entsprechend der Vorgaben der NKBF veröffentlicht. Die weiteren Ergebnisse, insbesondere die WBG-Roadmaps stehen nur den Cluster-Akteuren zur Verfügung.

Anhänge

Anhang 1: ISAPP Symposium, Oktober 2019, Osaka

Anhang 1 – ISAPP Symposium, Oktober 2019, Osaka

ISAPP2019 program

October 7th, Monday

Time			
9:50	Opening	Katsuaki Suganuma	Osaka University
	World trends of WBG technology (Chairman: K. Suganuma & L. Lorenz)		
10:00	(Plenary) JAXA's research and technologies on electric aircraft	Akira Nishizawa	JAXA
	(Plenary) Progress of Vehicle Electrification and Adoption of Next-generation Power Semiconductors	Keiji Toda	TOYOTA MOTOR CORPORATION
11:00	(i) Power Electronics in Siemens – Challenges and Chances using Wide Bandgap Semiconductors	Lennart Baruschka	Siemens AG
	(i) SiC Power Module for Automotive Applications	Kazuhiro Tsuruta	DENSO CORPORATION
	(i) New concepts of multi-sintering and SMD packages enabled by SiC products in EV applications	Filippo Di Giovanni	STMicroelectronics
12:00	Lunch		
	(Chairman: T. Funaki & C. Bayer)		
13:00	(i) Prototype of high heat dissipation J1-Series modules for electric and hybrid vehicles	Noboru Miyamoto	MITSUBISHI ELECTRIC CORPORATION
	(i) 3D Packaging of Low-parasitic WBG Power Modules	GQ Lu	Virginia Polytechnic Institute and State University
	(i) Packaging Technology for High-Speed SiC Power Module Operated at High-Temperature	Hiroshi Yamaguchi	National Institute of Advanced Industrial Science and Technology
14:00	(i) Compact packaging power module	Andreas Schelz & Christoph Bayer	Fraunhofer Institute for Integrated Systems and Device Technology IISB
	(i) Development of 3.3kV High Power Density Full-SiC Power Modules with Sintered Copper Die Attach Technology	Kan Yasui	Hitachi Power Semiconductor Device, Ltd.
	(i) Technical Challenge and Exploration of High Voltage and High Power SiC Device Packaging	Yu-Feng Qiu	Global Energy Interconnection Research Institute
15:00	Coffee		
15:20	(i) Development Status of WBG Power Module and Interconnection Technology for Automotive	Won Sik Hong	Korea Electronics Technology Institute
	(i) Propagation of Cavities Caused by Surface Discharges in Silicone Gel for Encapsulation of Power Modules	Akiko Kumada	Tokyo University
16:00	Poster session		
17:30	Banquet		

October 8th, Tuesday

	Testing method standardization and road map (Chairman : T. Harder)		
9:00	(Plenary) ECPE WBG Roadmap - Lead Applications for SiC and GaN	Leo Lorenz	European Center for Power Electronics e.V.
	(Plenary) A study on parasitic inductance and thermal resistance of multi-layered ceramic power module substrate	Tsuyoshi Funaki & Shuhei Fukunaga	Osaka University
	(i)Thermal performance evaluation standardization	Naoki Wakasugi	Yamato Scientific co., Ltd.
10:20	Coffee break		
	Sinter joining (Chairman: K. Sukanuma)		
10:40	(i)Sintering with the highest quality control	Johan Hamelink	Boschman
11:00	(i)Sintering under hydrogen – Evaluation of best process parameters	Aaron Hutzler	Bond Pulse
	(i)Sinter joining using micro-sized metal particles	Hiroshi Nishikawa	Osaka University
	(i)Silver sinter paste developed for direct bonding to aluminum and nickel surfaces	Ly May Chew	Heraeus
12:20	Lunch		
	Component & Reliability (Chairman: F. Iannuzzo & H. Nishikawa)		
13:20	(i)Development of Quick Screening Test of Metallized Ceramic Substrates for SiC Power Modules	Hiroyuki Miyazaki	National Institute of Advanced Industrial Science and Technology
	(i)Ultrasonic welder for advance power packaging	Wayne Ng	Kulicke & Soffa Industries, Inc.
14:00	(i)Fe-based Composite Magnetic Core for GaN Power Device Switching Converter	Toshio Sato	Shinshu University
	(i)Evaluation of Electrical Characteristics of Electrical Insulating Materials for Next Generation Power Module	Masahiro Kosako	Kyushu Institute of Technology
	(i) Package-Level Normal and Abnormal Condition Testing of Modern Silicon Carbide Power MOSFETs	Francesco Iannuzzo	Aalborg University
15:00	Coffee		
	Coating and surface treatment (Chairman : Toshio Sato)		
15:20	(i)Parylene Coatings in Power Electronic Modules	Antonia Diepgen	Fraunhofer Institute for Integrated Systems and Device Technology IISB
	(i)Quality test for susceptibility of encapsulated power electronics to harmful gas corrosion and humidity	Markus R. Meier	ZESTRON Europe
16:00	Closing	Tsuyoshi Funaki	Osaka University

Poster

Poster	Electric, Thermal, and Mechanical FEM Simulation – Best Practice on Power Electronics Issues	Christoph Friedrich Bayer	Fraunhofer Institute for Integrated Systems and Device Technology IISB
Poster	A novel micron-sized Ag paste for realizing pressureless Ag sinter joining on different surface finishes	Zheng Zhang	Institute of Scientific and Industrial Research, Osaka University
Poster	High Temperature High Humidity Reverse Bias (H ² TRB) Test on 1200 V SiC Schottky Diodes	Felix Hoffmann	University of Bremen
Poster	A Reliability Assessment on Busbar Joint with Ultrasonic Bonding in Power Module for Thermal Stress	Shuhei Fukunaga	Osaka University
Poster	Low temperature pressure-less direct die bonding on Ni-P finished substrate by micron-scale sinter Ag particles joining	Chuantong Chen	Osaka University
Poster	Copper clip bonding technology for high-temperature SiC modules using silver sinter paste and its PCT reliability	Chanyang Choe	Osaka University
Poster	Evaluation the bonding quality and reliability of sinter Cu joining with different metal metallization substrate	Shuhei Takata	Institute of Scientific and Industrial Research, Osaka University
Poster	Direct thermal characterization method of the junction temperature of active 4H-SiC device for an interconnection of wide band gap power modules	Dongjin Kim	Institute of Scientific and Industrial Research, Osaka University
Poster	Thermal shock reliability of pressure-less sintering using multi-modal micron Ag particle.	Tetsu Takemasa	Senju Metal Industry Co., Ltd.
Poster	Reliability Evaluation of SiC Power Module in Severe Thermal	Haoran Ding	Osaka University
Poster	Electric Field Shaping in Double-Sided Cooled Power Packages	Ciro Scognamillo	Power Electronics, Machines and Control Group, University of Nottingham
Poster	A Contribution to the Unified Electro-Thermo-Mechanical Design of SiC Power Modules	Antonio Pio Catalano	Department of Electrical Engineering and Information Technology, University of Naples "Federico II"
Poster	Optimum Thermal Management Design for Compact PCB-Based High Frequency GaN Assemblies	Roberto Trani	Power Electronics, Machines and Control Group, University of Nottingham
Poster	Micro Roughening of Copper Substrate with Additive Spraying of Copper Particles for Low Temperature Solid Phase Bonding	Yuki Takada	Osaka University
Poster	Co-W-P metallization technology for SiC package at high temperature operation	Tomohito Iwashige	DENSO CORPORATION
Poster	Research on Co-simulation Method of Power Electronic Devices and Equipment for Power System	Cenzhongyuan	Global energy interconnection research institute

Poster	Comparison of PCB and DBC substrates concerning ECM and Dendrite Formation	Victoria Zimmermann	Fraunhofer Institute for Integrated Systems and Device Technology
Poster	Effect of Bonding Conditions on Shear Strength of Joints Using Sn-coated Cu Powders	Sijie Huang	Osaka University
Poster	High temperature die attach using silver particles pastes – mass-produce, composition and bonding process	JINTING JIU	Senju metal Industry Co., Ltd
Poster	Process Development of a Piezoresistive Pressure Sensor with Empty-Space-in-Silicon	JialeSu	Southeast University
Poster	Thermal Conductivity and Phase Structure of Liquid Crystalline Epoxy Resin/ MgO Filler Composites	Saki Ota	Kansai University
Poster	Reliability Test Results of Advanced Packaging GaN Medium Power Half Bridge Modules	Jörg Franke	Chemnitz University of Technology
Poster	Fast and Tunable Overcurrent Breaker for DC	Alexander Würfel	University of Bremen
Poster	Characterization of the Gate Oxide of SiC-MOSFETs – planar and trench	Sarah Rugen	University of Bremen
			Fraunhofer Institute for
Poster	Automatized Layout Design Optimization for Power Modules	Mario Groccia	Integrated Systems and Device Technology
Poster	Reliabilities of Cu sinter paste for pressure sintering at low temperature	Jung-Lae Jo	Mitsui Mining & Smelting Co., Ltd.
Poster	Thermal stable Cu-to-Cu bonding using Ga Submicron particle-based pastes	Shih-kang Lin	National Cheng Kung University
Poster	New insights to the mechanism of electromigration effect: an in situ experimental study"	Yu-chen Liu	National Cheng Kung University
Poster	Modified micro-size Ag sinter paste for Wide Band Gap device packaging	Jeyun Yeom	Osaka University
Poster	Sinterability improvement of hybrid silver sintering joining paste by adding silver nanoparticles	Tomoya Egawa	Daicel Corporation
Poster	Heat transfer characteristics evaluation by the steady-state thermal gradient method	Sato Naoki	Institute of Scientific and Industrial Research, Osaka University
Poster	High-performance solder preforms for Power devices	Kaichi Tsuruta	Senju Metal Industry Co., Ltd.
Poster	A Pressureless All-Cu Bonding Method by Reduction of Preoxidized Cu Particles	Runhua Gao	Osaka University