

Schlussbericht
(Kurzbericht, Eingehende Darstellung)

der BMBF-Fördermaßnahme
**„Internationalisierung von Spitzenclustern, Zukunftsprojekten und
vergleichbaren Netzwerken“**

Zuwendungsempfänger: ECPE European Center for Power Electronics e.V.	Förderkennzeichen: 03INT501BA
Vorhabensbezeichnung: “Cluster Leistungselektronik: Electronic Circuit Breaker based on SiC Technology for DC Networks (SiC-DCBreaker) – Teilvorhaben A“	
Laufzeit des Vorhabens: 01.08.2018 bis 31.07.2021	

**SiC
DC
Breaker**

Die Verantwortung für den Inhalt dieser
Veröffentlichung liegt beim Autor



Clusterorganisation:

Cluster Leistungselektronik im ECPE e.V.

Landgrabenstrasse 94, 90443 Nürnberg

- Prof. Dr. Leo Lorenz, Clustersprecher und Vorstandsvorsitzender des ECPE e.V.
- Dipl.-Phys. Thomas Harder, Clustergeschäftsführer und Geschäftsstellenleiter ECPE e.V.

Kontakt: M.Sc. Peter Rechberger
ECPE European Center for Power Electronics e.V.
Landgrabenstrasse 94, 90443 Nürnberg
Tel. 0911 / 8102 88-12, Fax 0911 / 8102 8828
Email: peter.rechberger@ecpe.org
Web: www.ClusterLE.de und www.ecpe.org



Nürnberg, 28.01.2022

Peter Rechberger, Projektleiter

Inhaltsverzeichnis

Abbildungsverzeichnis.....	4
1. Kurzbericht	5
1.1. Einleitung Cluster Internationalisierung.....	5
1.2. Aufgabenstellung.....	5
1.3. Ablauf des Vorhabens	5
1.4. Wesentliche Ergebnisse.....	6
1.5. Zusammenarbeit mit anderen Stellen.....	6
2. Eingehende Darstellung	8
2.1 Einfluss der Corona Pandemie	8
2.2 Durchgeführte Arbeiten	8
2.2.1 Koordination der deutsch-japanischen Kooperation	8
2.2.2 Technischer Austausch	10
2.3 Wichtigste Positionen des zahlenmäßigen Nachweises.....	11
2.4 Notwendigkeit und Angemessenheit der geleisteten Arbeit.....	11
2.5 Voraussichtlicher Nutzen, insbesondere Verwertbarkeit des Ergebnisses im Sinne des fortgeschriebenen Verwertungsplans.....	11
2.6 Während der Durchführung des Vorhabens dem ZE bekannt gewordener Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen.....	11
2.7 Erfolgte oder geplante Veröffentlichungen des Ergebnisses.....	11
Anhänge.....	12
Anhang 1 - Agenda Roadmap Workshop, Oktober 2018, Tokio	13
Anhang 2 - Agenda Internationales Projekttreffen, März 2019, Erding.....	14
Anhang 3 - Agenda Internationales Projekttreffen, Oktober 2019, Kyoto	15
Anhang 4 - WBG Roadmap on Research Needs for SiC and GaN in Automotive Traction Inverter Application (vertraulich).....	16
Anhang 5 - WBG Roadmap on Research Needs for SiC and GaN in Automotive DC/DC Converter as well as On-board Charger Applications (vertraulich)	16

Abbildungsverzeichnis

Abbildung 1 - Projektkonsortien in Deutschland und Japan	5
Abbildung 2 - Schematischer Zellen Querschnitt (N. Boettcher and T. Erlbacher, "A Monolithically Integrated SiC Circuit Breaker," in IEEE Electron Device Letters, vol. 42, no. 10, pp. 1516-1519, Oct. 2021, doi: 10.1109/LED.2021.3102935).....	6
Abbildung 3 - Mitarbeiter Entsendung (Fraunhofer IISB) an die Tokio Metropolitan University, 2021 .	7
Abbildung 4 - Japanisch-Deutsches Buchprojekt von Prof. Suganuma	8
Abbildung 5 - Roadmap Workshop und Empfang, Oktober 2018, Tokio	9
Abbildung 6 - Networking beim DCBreaker-Projekttreffen und Roadmap Workshop in Erding	9
Abbildung 7 - Projekttreffen in Kyoto, Oktober 2019	10
Abbildung 8 - WBG Roadmap, Research Needs for SiC and GaN, 2020	11

1. Kurzbericht

1.1. Einleitung Cluster Internationalisierung

Im Zuge der Cluster Internationalisierung (Konzeptionsphase 2016 & 2017) wurden gemeinsam mit dem Kooperationspartner New-generation Power Electronics and System Research Consortium Japan (NPERC-J) wichtige Zielanwendungen für die neue Generation an Wide Band Gap (WBG) Leistungshalbleitern diskutiert und in einer Roadmap festgehalten. Die Entwicklung eines elektrischen Trennschalters für Gleichstromnetze wurde als gemeinsames Forschungsvorhaben festgesetzt, das in Teilprojekten in Deutschland und Japan durchgeführt wurde (Umsetzungsphase 2018-2021).



Abbildung 1 - Projektkonsortien in Deutschland und Japan

1.2. Aufgabenstellung

Gleichstromnetze im Spannungsbereich von einigen hundert Volt gewinnen zunehmend an Bedeutung in Anwendungsbereichen wie Elektromobilität, DC-Netzen für Gebäude oder Rechenzentren. Allerdings gibt es Herausforderungen an die Schutztechnik für das sichere (lichtbogenfreie) Trennen in Gleichstromnetzen und die betriebssichere Beherrschung von schnell ansteigenden Kurzschlussströmen, wie sie bei Komponenten mit sehr geringer Impedanz entstehen (z.B. bei Batteriespeichern). Elektronische Lösungen mit Halbleiterbauelementen bieten zahlreiche Vorteile gegenüber mechanischen Schaltern: Neben dem wesentlich geringeren Platzbedarf kann eine Reihe von Funktionalitäten bzw. Intelligenz in das System implementiert werden, welche die Beherrschung der Abschaltvorgänge deutlich erleichtert. Allerdings entstehen auch deutlich höhere Verluste im Normalbetrieb, die es zu minimieren gilt. Dieses Zieldilemma ist im Umfeld der aktuellen technischen Entwicklungen am ehesten mit dem Einsatz von Wide Band Gap Materialien zu lösen.

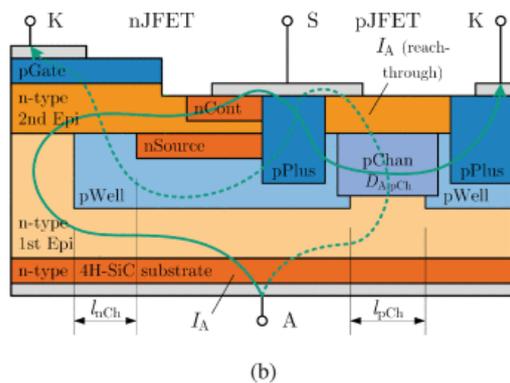
Das SiC-DCBreaker Projekt setzte sich zur Aufgabe, eine elektronische Lösung für einen festkörperbasierten Gleichstrom-Trennschalter zu entwickeln, wobei der potenziell niedrige Durchlasswiderstand von unipolaren SiC-Leistungshalbleiterschaltern bei dieser Anwendung ausgenutzt wird. Um den Erfolg des Projektes sicherzustellen, wurden parallel zwei technologische Ansätze verfolgt. Zum einen wurden vertikale SiC-MOSFETs speziell für den Einsatz als DC-Trennschalter auf geringe Durchlassverluste hin optimiert. Zum anderen wurde ein monolithisch integrierter Trennschalter auf Basis der SiC-JFET-Grundstruktur entwickelt.

1.3. Ablauf des Vorhabens

Durch die gründliche Vorbereitung in der Konzeptionsphase der Cluster Internationalisierung konnte das Projekt mit dem Kick-off am 2. August 2018 zügig Fahrt aufnehmen. Gemeinsam mit den

japanischen Partnern wurden zu Beginn insbesondere die genauen Rahmenbedingungen eines SiC-DCBreakers diskutiert (Teilprojektleitung: Bosch), wobei NPERC-J den Ansatz eines „intelligenten“ Trennschalters (mit zusätzlicher Funktionalität) und die deutschen Partner eher einen 1:1-Ersatz eines mechanischen Trennschalters verfolgten. Zudem wurden die gemeinsamen Roadmapping Aktivitäten fortgeführt.

Die beiden technologischen Ansätze wurden parallel verfolgt, wobei die Weiterentwicklung des SiC MOSFETs ohne japanische Beteiligung erfolgte. Die Schalter wurden in Testschaltkreisen untersucht und schließlich in Demonstratoren eingesetzt.



Die Entwicklung des monolithisch integrierten Trennschalters erforderte neben dem innovativen Konzept der 4H-SiC JFET Technologie (siehe Abbildung 2) auch hohe Ansprüche an die Fertigungskompetenz am Fraunhofer IISB. Über 100 Design-Variationen des Trennschalters wurden aufgebaut und analysiert.

Abbildung 2 - Schematischer Zellen Querschnitt (N. Boettcher and T. Erlbacher, "A Monolithically Integrated SiC Circuit Breaker," in IEEE Electron Device Letters, vol. 42, no. 10, pp. 1516-1519, Oct. 2021, doi: 10.1109/LED.2021.3102935)

1.4. Wesentliche Ergebnisse

Die SiC MOSFET Weiterentwicklung durch Infineon konnte die technologischen Projektziele übertreffen und der elektronische Trennschalter wurde erfolgreich in Testschaltungen bei Infineon, der Universität Bremen (generelle Eignung), Grass Power Electronics (Batterie-Trennschalter für stationäre Anwendung, E-T-A (breites Anwendungsfeld in DC Netzen) sowie Bosch (Automotive) eingesetzt.

Die Funktionsfähigkeit des monolithisch integrierten Trennschalters konnte in Tests in Deutschland (Fraunhofer IISB, Universität Bremen) und Japan (Tokyo Metropolitan University, Kyushu University) nachgewiesen werden.

Nach der erfolgreichen Testphase ist der kommerzielle Einsatz des Trennschalters bei Grass Power Electronics geplant. Bei E-T-A soll eine hybride Variante in der Industrie zum Einsatz kommen.

1.5. Zusammenarbeit mit anderen Stellen

Die Cluster-Internationalisierung hätte ohne die Zusammenarbeit mit unseren japanischen Kooperationspartnern nicht stattfinden können. Die Forschung bei elektronischen Trennschaltern und insbesondere die Weiterentwicklung der 4H-SiC JFET Technologie wird im Zuge der Deutsch-Japanischen Kooperation über das Projektende hinaus fortgeführt. Der regelmäßige Austausch mit NPERC-J zu allen leistungselektronischen Themen (mit Schwerpunkt Roadmapping) wird ebenfalls weiterverfolgt.

Der Cluster Leistungselektronik möchte sich für die Unterstützung der deutschen Behörden und des Projektträgers bedanken, die die zuständigen japanischen Stellen von der Cluster Internationalisierung und der notwendigen Unterstützung auf japanischer Seite (Förderung der

japanischen Teilprojekte, Mitarbeiter Entsendung nach Japan mit Sonder-Visum trotz Pandemie) informiert und überzeugt haben.

- Bundesministeriums für Bildung und Forschung
- Deutsche Botschaft Tokyo
- Deutsches Wissenschafts- und Innovationshaus Tokyo (DWIH Tokyo)
- Bayerische Vertretung in Japan
- Forschungszentrum Jülich GmbH
- Deutscher Akademischer Austauschdienst

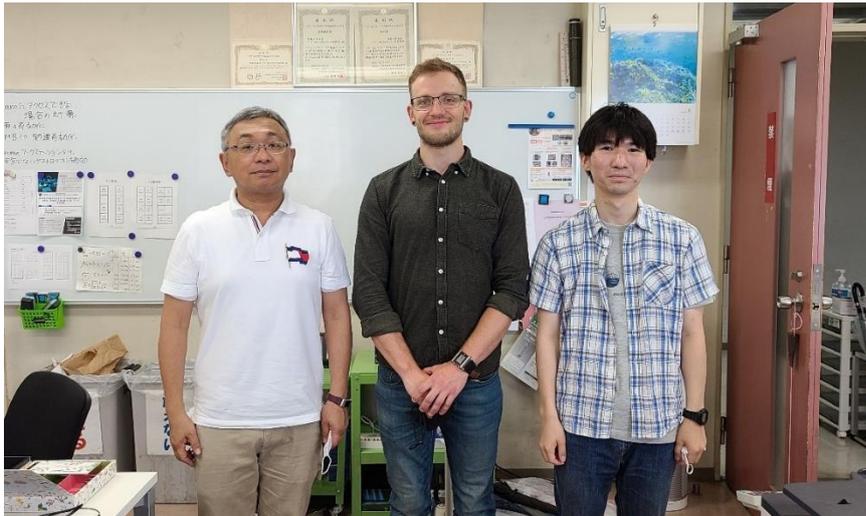


Abbildung 3 - Mitarbeiter Entsendung (Fraunhofer IISB) an die Tokio Metropolitan University, 2021

2. Eingehende Darstellung

2.1 Einfluss der Corona Pandemie

Die zweite Projekthälfte wurde teilweise von der Corona Pandemie beeinträchtigt. Während die Kommunikation im Konsortium durch vermehrte online Treffen aufrecht gehalten wurde, konnten die regelmäßigen persönlichen Treffen mit den japanischen Partnern nicht vollständig kompensiert werden. Natürlich wurde auch hier auf online Treffen und Emails zurückgegriffen, der Austausch blieb jedoch meist auf die wichtigsten projektbezogenen Themen reduziert. Das Thema Roadmapping und andere, allgemeinere Themen konnten nicht eingehend diskutiert werden. Durchgehend strikte Quarantäneregelungen in Japan machten auch einen Besuch außerhalb der 'Coronawellen' unmöglich.

Den Widrigkeiten zum Trotz konnte durch eine gemeinsame Anstrengung der Partner mit Unterstützung des Projektträgers, des BMBF, der deutschen Botschaft und des DAADs ein Ausnahmewisum für Norman Böttcher (Fraunhofer IISB, siehe Abbildung 3) eingeholt werden. Er wurde an die Tokyo Metropolitan University entsendet, um vor Ort wichtige abschließende Tests durchzuführen. Durch die organisatorischen Verzögerungen erstreckte sich dieser Aufenthalt schlussendlich über das Projektende hinaus bis Dezember 2021.

Weitere kleinere Verzögerungen ergaben sich bei nahezu allen Projektpartnern aufgrund von Zugangsbeschränkungen (speziell zu Laboren), die zu einem Großteil aber durch starken persönlichen Einsatz (z.B. Arbeit im improvisierten Heim-Labor) ausgeglichen werden konnten. Mit monatlichen online Treffen wurde zudem optimaler Informationsfluss sichergestellt. Das Konsortium hat sich den Umständen sehr gut angepasst und konnte das Projekt innerhalb der geplanten Laufzeit beenden.

2.2 Durchgeführte Arbeiten

Die Hauptaufgabe des Clusters Leistungselektronik bestand in der Koordination der internationalen Zusammenarbeit und dem technischen Austausch mit den japanischen Partnern im Zuge der Fortführung der WBG Roadmap, die in der Konzeptionsphase begonnen wurde. Zudem wurde der Informationsfluss zu den Cluster Akteuren außerhalb des Konsortiums (Roadmapping, Spezifikationen des elektronischen Trennschalters und Systemapplikationen) als auch der Austausch mit dem 2. Deutsch-Japanischen Projekt der Umsetzungsphase (IsoGap) sichergestellt. Für das Buchprojekt „Wide Bandgap Power Semiconductor Packaging“ von Prof. Suganuma (japanischer Ansprechpartner im IsoGap-Projekt leistete Dr. Tobias Erlbacher vom Fraunhofer IISB einen Beitrag zu „Future technology trends“. Es konnten auch einige weitere deutsche Experten aus dem Cluster Netzwerk für das Projekt gewonnen werden.

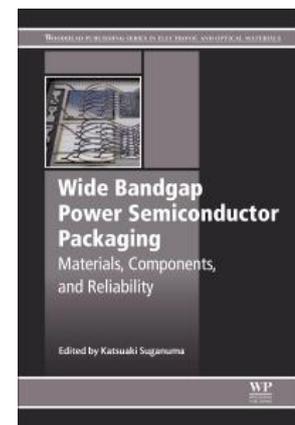


Abbildung 4 - Japanisch-Deutsches Buchprojekt von Prof. Suganuma

2.2.1 Koordination der deutsch-japanischen Kooperation

Vertrauen und Verlässlichkeit werden in der japanischen Arbeitswelt besonders geschätzt. Durch die enge Zusammenarbeit des Clusters mit NPERC-J seit 2015 (Unterzeichnung des Kooperationsabkommens, der die Förderung zur Cluster Internationalisierung erst ermöglicht hat) konnte das aufgebaute Vertrauen direkt zum Start des SiC-DCBreaker Projektes auf das ganze

deutsche Konsortium übertragen und weiter gefestigt werden. Die wichtige Rolle der internationalen Kooperation auch für die japanische Seite wird auch dadurch unterstrichen, dass das japanische Teilprojekt gänzlich aus eigenen Mitteln von NPERC-J finanziert wurde (Hinweis: Für die in Japan eigens aufgelegte Förderung für Cluster-Kooperationen war NPERC-J aufgrund des Sitzes in Tokio nicht förderfähig, ein weiterer Förderantrag war leider ebenfalls nicht erfolgreich).

Die internationalen Treffen wurden auch dazu genutzt, die Cluster Akteure und ECPE Mitglieder als auch die NPERC-J Mitglieder im Zuge von Workshops zu vernetzen und den Wissensaustausch über das Projekt hinaus anzukurbeln.

Internationales Projekttreffen und Workshop 16. Oktober 2018, Tokio

Der Roadmap-Workshop fand mit Unterstützung des Deutschen Wissenschafts- und Innovationshaus Tokyo in Tokio statt (siehe Abbildung 5 und Anhang 1 - Agenda Roadmap Workshop, Oktober 2018, Tokio). Neben der WBG Roadmap wurden die jeweiligen Forschungsaktivitäten im Bereich elektronischer Trennschalter vorgestellt und ein Ausblick auf das gemeinsame Projekt SiC-DCBreaker gegeben (ca. 50 Teilnehmer).



Abbildung 5 - Roadmap Workshop und Empfang, Oktober 2018, Tokio

Internationales Projekttreffen und Workshop 25. März 2019, Erding

Der zweite Roadmapping Workshop wurde am Rande des SiC& GaN User Forums in Ismaning/Bayern organisiert (siehe Abbildung 6 und Anhang 2 - Agenda Internationales Projekttreffen, März 2019, Erding). Beim Projekttreffen wurden die Spezifikationen des Trennschalters und mögliche Zusatzfunktionen diskutiert.



Abbildung 6 - Networking beim DCBreaker-Projekttreffen und Roadmap Workshop in Erding

Internationales Projekttreffen 4. Oktober 2019, Kyoto

Das bislang letzte persönliche Treffen mit den japanischen Partnern wurde im Zuge einer Silizium Karbid Konferenz (ICSCRM) in Kyoto organisiert (siehe Anhang 3 - Agenda Internationales Projekttreffen, Oktober 2019, Kyoto). Dabei konnten die finalen Spezifikationen und das Design des monolithisch integrierten Trennschalters vorgestellt werden. Gemeinsam wurden die Tests mit den aufgebauten Trennschaltern in Deutschland und Japan geplant. Die Labore an der Tokyo Metropolitan University ermöglichen komplementäre Testmöglichkeiten (z.B. Hochtemperatur), die zusammen mit den Tests beim Fraunhofer IISB eine bestmögliche Analyse der neuen Technologie ermöglichen.



Abbildung 7 - Projekttreffen in Kyoto, Oktober 2019

Ein weiteres internationales Treffen im März 2020 in Berlin musste kurzfristig auf Grund der Corona Krise abgesagt werden. Weitere Treffen in größerer Runde erfolgten online im Oktober 2020 und Januar 2021.

2.2.2 Technischer Austausch

Der Cluster lieferte Input zum technischen Austausch (Spezifikationen des elektronischen Trennschalters und Systemapplikation) und stellte den Informationsfluss im Cluster/ECPE Netzwerk sicher (z.B. ECPE Automotive Arbeitsgruppe).

Die Diskussion über die Zukunft der Leistungselektronik wurde in der Konzeptionsphase begonnen und in der Umsetzungsphase in den Forschungsprojekten SiC-DCBreaker und IsoGap fortgeführt – ein wichtiger Wegweiser für zukünftige Forschungs- und Entwicklungsvorhaben und ein genereller Mehrwert für Cluster Akteure außerhalb des Konsortiums.

Nach der zuerst identifizierten „Leitapplikationen für SiC und GaN“ wurde als nächster Schritt der Forschungsbedarf der nächsten Jahre („WBG Roadmap – Research Needs for SiC and GaN“, siehe Abbildung 8) diskutiert, um diese Vision auch technologisch verwirklichen zu können. Hierzu wurden bayerische, deutsche und europäische Experten befragt und deren Ergebnisse schließlich mit den japanischen Partnern diskutiert.



Um den spezifischen Bedürfnissen der jeweiligen Applikationen Rechnung zu tragen, wurden zunächst der Forschungsbedarf im Bereich Automotive (Traktion bzw. DC/DC Konverter und On-Board Charger, siehe Anhänge 4 und 5) erhoben. Die Roadmaps stehen dem gesamten Cluster- und ECPE-Netzwerk zur Verfügung und sind vertraulich zu behandeln.

2.3 Wichtigste Positionen des zahlenmäßigen Nachweises

Zu den wesentlichen Kostenfaktoren zählen die Personalkosten zur Bearbeitung des Projektes und die Koordination der internationalen Kooperation. Aufgrund der Corona-Pandemie konnten einige geplante Reisen nach Japan nicht stattfinden. Die nicht abgerufenen Mittel wurden zu den Personalkosten übertragen, auch um den Pandemie-bedingten koordinativen Mehraufwand auszugleichen.

2.4 Notwendigkeit und Angemessenheit der geleisteten Arbeit

Die geleistete Arbeit entspricht dem begutachteten und bewilligten Antrag und war daher für die Durchführung des Vorhabens notwendig und angemessen.

2.5 Voraussichtlicher Nutzen, insbesondere Verwertbarkeit des Ergebnisses im Sinne des fortgeschriebenen Verwertungsplans

Die Kooperation mit NPERC-J wird über das Projektende hinaus fortgeführt. Das nächste Treffen zur Diskussion der konkreten nächsten Schritte ist Corona-bedingt leider immer noch nicht absehbar. Die gemeinsame Forschung (inkl. gemeinsamen Veröffentlichungen) und der wechselseitige Austausch von Forschern (Fraunhofer IISB und Universität Bremen von deutscher Seite bzw. Kyushu University und Tokyo Metropolitan University auf japanischer Seite) wird ebenfalls verstetigt. Die Universität Bremen konnte dafür bereits eine Förderung für Reisekosten nach Japan fixieren.

Die WBG Roadmap soll um die Forschungsbedürfnisse im Bereich Erneuerbare Energie erweitert und wieder mit europäischen Experten bzw. NPERC-J diskutiert werden.

2.6 Während der Durchführung des Vorhabens dem ZE bekannt gewordener Fortschritt auf dem Gebiet des Vorhabens bei anderen Stellen

Die Entwicklung elektronischer Lasttrennschalter wurde auch von anderen Stellen (größten Teils auf Universitärer Ebene) weltweit verfolgt. Dabei kamen sowohl Si IGBTs und JFETs als auch SiC MOSFETs als Leistungshalbleiter zum Einsatz. Als mögliche Einsatzbereiche wurden neben industriellen Anwendungen v.a. auch der Bereich Automotive genannt, wo jedoch noch immer entsprechende Standards fehlen.

2.7 Erfolgte oder geplante Veröffentlichungen des Ergebnisses

Der Schlussbericht wird entsprechend der Vorgaben der NKBF veröffentlicht. Die weiteren Ergebnisse, insbesondere die WBG-Roadmaps stehen nur den Cluster-Akteuren zur Verfügung.

Anhänge

Anhang 1: Agenda Roadmap Workshop, Oktober 2018, Tokio

Anhang 2: Agenda Internationales Projekttreffen, März 2019, Erding

Anhang 3: Agenda Internationales Projekttreffen, Oktober 2019, Kyoto

Anhang 4: WBG Roadmap on Research Needs for SiC and GaN in Automotive Traction
Inverter Application

Anhang 5: WBG Roadmap on Research Needs for SiC and GaN in Automotive DC/DC
Converter as well as On-board Charger Applications

Anhang 1 - Agenda Roadmap Workshop, Oktober 2018, Tokio



NPERC-J Workshop

“Wide Bandgap Devices and Lead Applications”

– from the Future Road Mapping under the Collaboration with ECPE -

October 16, 2018 at Syufu-Kaikan, Yotsuya, Tokyo

2018年10月16日 主婦会館（東京・四谷）

Program

- | | |
|--------------------------|--|
| 13:30-13:35 | Welcome Opening
H. Ohashi, NPERC-J & L. Lorenz, ECPE |
| 13:35-14:05 | WBG Roadmaps on Lead Applications for SiC and GaN
L. Lorenz, ECPE |
| 14:05-14:35 | WBG Roadmap – Material and Devices
W. Saito, ECPE-WG, NPERC-J |
| 14:35-15:05 | WBG Roadmaps on Lead Applications
T. Kanai and K. Nonaka, ECPE-WG, NPERC-J |
| <Coffee Break> | |
| 15:20-15:50 | Introduction of the German Cluster Project ‘SiC-DC Breaker’
P. Rechberger (ECPE) |
| 15:50-16:20 | Development of a Monolithic-Integrated SiC DC-Breaker
N. Boettcher and T. Sledziewski (Fraunhofer IISB) |
| 16:20-16:50 | SiC-DC breaker
K. Wada (TMU) and S. Nishizawa (Kyushu Univ.), NPERC-J |
| 16:50-17:20 | SiC Research Experiences in Osaka Univ. (TBD)
T. Funaki (Osaka Univ.), NPERC-J |
| 17:20-17:25 | Closing
S. Nishizawa (Kyushu Univ.), NPERC-J |
| < A Get-together party > | |

Anhang 2 - Agenda Internationales Projekttreffen, März 2019, Erding



International SiC-DCBreaker Meeting

Date: Monday, 25 March 2019, 09:00 – 12:00 h

Location: Hotel „Zum Erdinger Weissbräu
Lange Zeile 1-3, 85435 Erding, Germany

Agenda

09:00 h Begin of meeting

- | | |
|--|-----------------|
| • Introduction of the SiC-DCBreaker cooperation with Japan | ECPE |
| • Presentation of the German research activities so far (10 to 15 minutes per partner) | German partners |
| • Presentation of the Japanese DCBreaker research activities | NPERC-J |
| • Discussion of specifications for automotive and grid applications | all |
| • Next steps, exchange of researchers, next meeting | all |

in between: coffee break

12:00 h End of meeting

(14:00 h – 17:00 h WBG Roadmap meeting, same location)

(19:00 h Dinner, restaurant "Karin's", Freisinger Str. 1, 85435 Erding)

Anhang 3 - Agenda Internationales Projekttreffen, Oktober 2019, Kyoto



新しいグリーンエレクトロニクスの創生を目指して

NPERC-J 関係者外秘

German Cluster PJ Meeting

Date Oct.4 16:00 – 18:00

Place Kyoto Institute of Technology (see attached map)

Attendee

NPERC-J: Ohashi, Nishizawa(KU), Saito(KU), Wada(TMU),
Nakamura(Honda),...

Germany: Leo Lorenz (ECPE), Thomas Harder (ECPE), Peter Rechberger
(ECPE), Samuel Araujo (Robert Bosch),
Nando Kaminski (Univ. of Bremen), Tobias Erlbacher
(Fraunhofer IISB)

Not decide yet, Fujiwara(Infineon)

Agenda:

From NPERC-J,

Current status of SiC device characteristics for DC breaker. (TMU)

From Germany

SiC device characteristics for DC breaker (BOSCH)

Update (and first results) SiC device development (IISB)

Test methods (Bremen)

Joint

How to proceed WBG Roadmap

* After the meeting, joint dinner will be planed.

NPERC-J 目的外の利用、外部流出厳禁

Anhang 4 - WBG Roadmap on Research Needs for SiC and GaN in Automotive Traction Inverter Application (vertraulich)

Anhang 5 - WBG Roadmap on Research Needs for SiC and GaN in Automotive DC/DC Converter as well as On-board Charger Applications (vertraulich)